

W0802P 模块硬件设计指导书

V7.1

北京联盛德微电子有限责任公司 (winner micro)

地址：北京市海淀区阜成路 67 号银都大厦 6 层

电话：+86-10-62161900

公司网址：www.winnermicro.com

文档历史

版本	完成日期	修订记录	作者	审核	批准
V1.0	2020-10-10	创建	Linda		
V2.0	2021-2-7	增加 PSRAM 和 HSPI 复用功能	Linda		
V3.0	2021-3-9	更改底板设计管脚长度	Linda		
V4.0	2021-4-14	增加 ESD 保护电路	Linda		
V5.0	2021-10-9	更新射频匹配	Linda		
V6.0	2022-3-31	更新管脚定义	Linda		
V7.0	2022-7-6	更新原理图、静电管型号、天线形式	Linda		
V7.1	2022-8-31	增加 GPIO/WAKEUP/RESET/下载功能等说明	Huzj		

目录

1	概述	1
2	模块管脚定义	1
3	模块原理图设计	3
4	典型外围电路设计	3
4.1	电源供电	3
4.2	Reset 电路设计	4
4.3	Wakeup 电路设计	4
4.4	Boot 下载功能	4
4.5	GPIO 功能	4
4.6	ESD 防护	4
5	模块外围设计	4
5.1	模块封装设计	4
5.2	模块布局设计	5
5.3	模块 GPIO Layout 设计	6
6	产品结构设计	7

1 概述

W0802P 是基于嵌入式 Wi-Fi/蓝牙双模 SoC 芯片 W800 设计的物联网无线模块。该模块支持 2.4G IEEE802.11 b/g/n Wi-Fi 协议，内置完整的 TCP/IP 协议栈；支持蓝牙/BLE 4.2 协议，支持蓝牙配网，支持蓝牙 Mesh。模块适用于智能家电、智能家居、无线音视频、智能玩具、医疗监护、工业控制、医疗监护等广泛的物联网领域，是物联网应用的理想解决方案。

W0802P 采用 SMD 封装，邮票孔式接口，PCB 板载天线。可通过标准 SMT 设备实现产品的快速生产，为客户提供高可靠性的连接方式，特别适合自动化、大规模、低成本的现代化生产方式，方便应用于各种物联网硬件终端场合。

2 模块管脚定义

模块管脚排列及尺寸信息如图 2-1 所示：

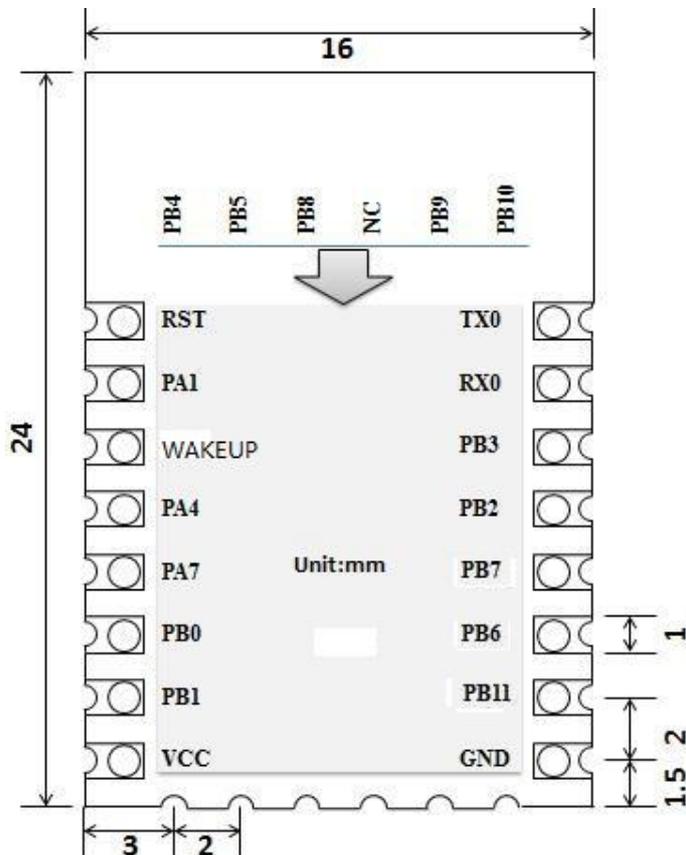


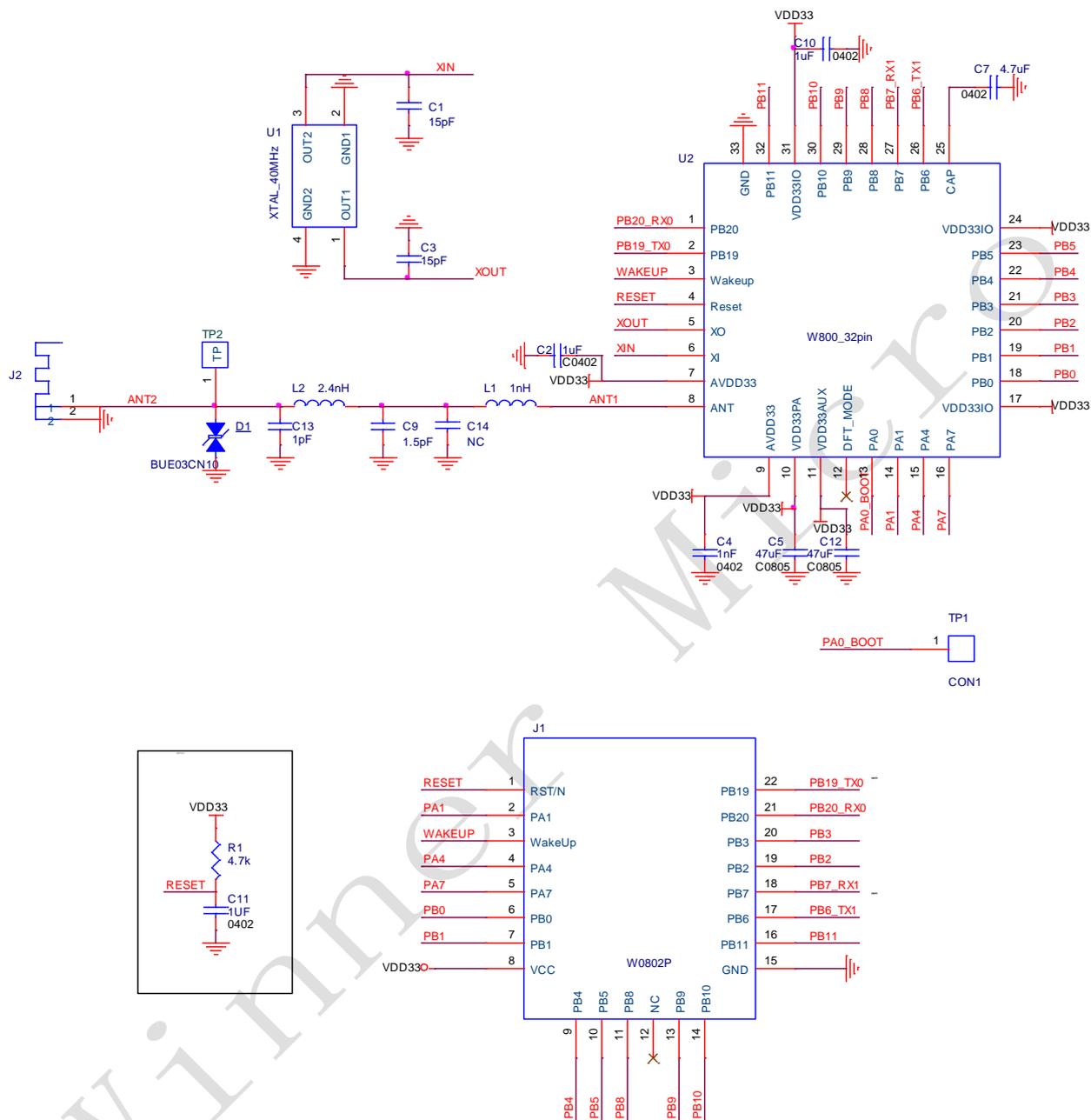
图 2-1 模块引脚排列及尺寸图

模块管脚说明如表 2-1 所示：

表 2-1 模块管脚说明

序号	名称	类型	复位后管脚功能	复用功能
1	/RESET	I	RESET 复位	低电平复位
2	PA1	I/O	JTAG_CK	JTAG_CK/I ² C_SCL/PWM3/I ² S_LRCK/ADC0
3	WAKEUP	I	WAKEUP	外部唤醒脚
4	PA4	I/O	JTAG_SWO	JTAG_SWO/I ² C_SDA/PWM4/I ² S_BCK/ADC1
5	PA7	I/O	GPIO, 输入, 高阻	PWM4/LSPI_MOSI/I ² S_MCK/I ² S_DI
6	PB0	I/O	GPIO, 输入, 高阻	PWM0/LSPI_MISO/UART3_TX/PSRAM_CK
7	PB1	I/O	GPIO, 输入, 高阻	PWM1/LSPI_CK/UART3_RX/PSRAM_CS
8	VDD	P	3.3V 电源	
9	PB4	I/O	GPIO, 输入, 高阻	LSPI_CS/UART2_RTS/UART4_TX/PSRAM_D2
10	PB5	I/O	GPIO, 输入, 高阻	LSPI_MOSI/UART2_CTS/UART4_RX/PSARM_D3
11	PB8	I/O	GPIO, 输入, 高阻	I ² S_BCK/MMC_DO/PWM_BREAK/SDIO_D0
12	NC			
13	PB9	I/O	GPIO, 输入, 高阻	I ² S_LRCK/MMC_D1/HSPI_CS/SDIO_D1
14	PB10	I/O	GPIO, 输入, 高阻	I ² S_DI/MMC_D2/HSPI_DI/SDIO_D2
15	GND	P	GND	
16	PB11	I/O	GPIO, 输入, 高阻	I ² S_DO/MMC_D3/HSPI_DO/SDIO_D3
17	PB6	I/O	GPIO, 输入, 高阻	UART1_TX/MMC_CLK/HSPI_CK/SDIO_CK
18	PB7	I/O	GPIO, 输入, 高阻	UART1_RX/MMC_CMD/HSPI_INT/SDIO_CMD
19	PB2	I/O	GPIO, 输入, 高阻	PWM2/LSPI_CK/UART2_TX/PSRAM_DO
20	PB3	I/O	GPIO, 输入, 高阻	PWM3/LSPI_MISO/UART2_RX/PSRAM_D1
21	PB20	I/O	UART_RX	UART0_RX/PWM1/UART1_CTS/I ² C_SCL
22	PB19	I/O	UART0_TX	UART0_TX/PWM0/UART1_RTS/I ² C_SDA

3 模块原理图设计



4 典型外围电路设计

4.1 电源供电

建议模块电源输入脚至少放置一个 47uF 滤波电容，且外部供电电源的最大输出电流建议在 500mA 及以上。

4.2 Reset 电路设计

模块上电自动复位，如果外部主控单元控制该管脚，低电平条件下模块复位。

4.3 Wakeup 电路设计

Wakeup 脚为外部唤醒脚，当芯片进入睡眠状态后，Wakeup 脚给高电平时，芯片唤醒。正常工作状态，该端口为低电平。

4.4 Boot 下载功能

W800 芯片默认 UART0 为下载口，芯片无固件初始下载时，直接连接 UART0 接口，通过相关下载软件即可实现固件下载。当芯片内有固件，再次进入下载模式，可以通过拉低 PA0（模块背面测试点），然后上电进入下载模式。下载完成后去掉 PA0 拉低的操作，需要重启，固件才能运行。正常上电启动时，PA0 不能拉低，否则无法正常启动。

4.5 GPIO 功能

模块有 17 个 GPIO，可以根据需要配置成不同的功能。除了基本的数字功能，PA1 和 PA4 可以配置为 ADC 使用。所有的 GPIO 均可以配置上拉，下拉或者高阻。其中典型上拉电阻值为 40K，典型下拉电阻值为 49K。GPIO 最大电流驱动能力为 12mA。模块 GPIO 作为高速输出口时，防止高速信号对 WIFI 造成性能上的影响，建议，在高速线上串 10~100 欧姆电阻。

4.6 ESD 防护

模块属于静电敏感器件，在操作期间需要做好静电防护措施。

5 模块外围设计

5.1 模块封装设计

W0802P 的 PCB 封装设计建议如下：管脚间距均为 2.0mm，左右两边 PAD 大小为：1.2*3.0mm，底边 PAD 大小为 1.2*2.0mm。pin1 和 pin22 中心距离上板边 8.5mm，天线部分为 5.5mm*16.0mm。

如下图所示：

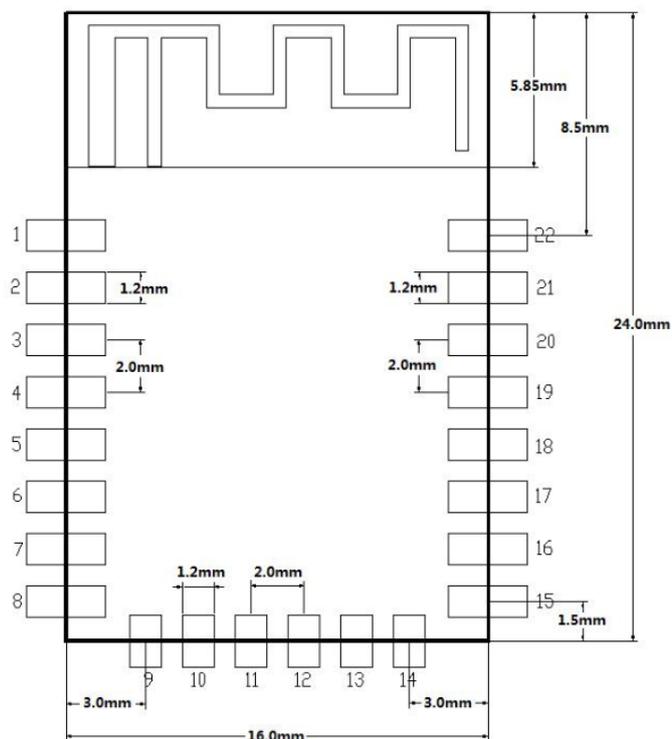


图 5.1 封装正视图

5.2 模块布局设计

W0802P 模块带板载天线，可以直接焊接到用户 PCB 板上使用。为了使终端产品获得最佳的射频性能，推荐以下方式进行模块的设计摆放。

方案一：首选方案：W0802P 模块靠板边放置，且天线全部伸出底板外，且天线周围无任何金属物质，包括导线、金属外壳等，如图 5.2：

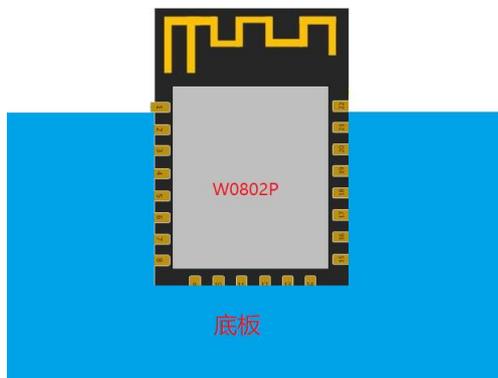


图 5.2

方案二：次优方案：W0802P 模块靠板边放置，天线下方镂空且与周围 PCB 预留不少于 5mm 间隙，且天线周围无任何金属物质，包括导线、金属外壳等，如图 5.3：

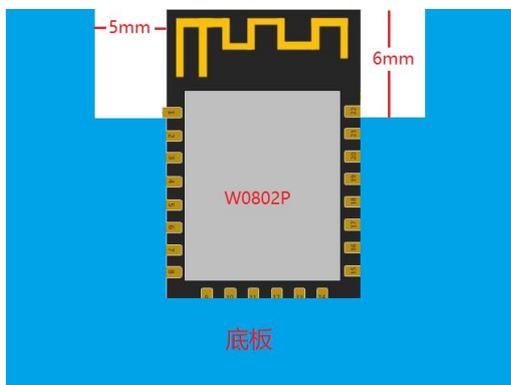


图 5.3

方案三：一般方案：W0802P 模块靠板边放置，PCB 未镂空，天线下方 PCB 区域净空，天线周围 5mm 范围及天线底部区域不可铺铜，如图 5.4：

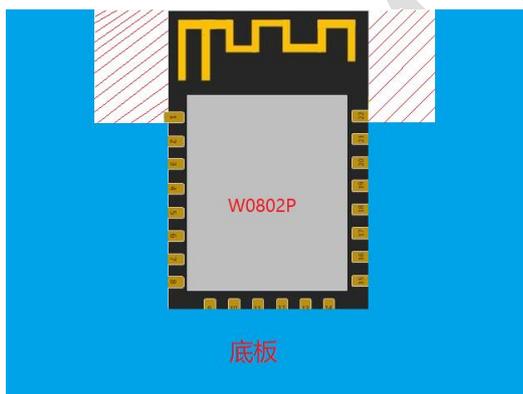


图 5.4

5.3 模块 GPIO Layout 设计

模块作为高速输出 IO 信号时，防止干扰 WIFI 性能，可以通过串接电阻等方式抑制干扰信号。

并且串接电阻要尽可能靠近模块管脚放置。GPIO 走线尽可能顺畅，严禁走线穿过模块天线或者靠近天线限制区域。

6 产品结构

使用模块的产品板在产品结构中放置需注意以下几点：

由于金属板、金属面对于无线信号有很强的屏蔽作用，所以 WIFI 模块 PCB 天线的一面在产品结构的摆放中一定要朝向产品的外面。禁止将 WIFI 模块 PCB 天线的一面朝向 PCB 板、电池等对于无线信号有屏蔽效果的方向；

实际产品板安装时，WIFI 模块 PCB 天线的位置需要竖向朝上；

WIFI 模块在实际产品结构中应该尽量远离金属，如变压器、电机等强磁场设备；结构设计中特别注意在 WIFI 模块 PCB 天线位置的周围尽量不要有金属螺丝柱，当螺丝拧入时实际相当于在 WIFI 模块 PCB 天线边放置了一个金属柱子；

实际的产品结构确定后，为了达到最优的天线性能，建议做整机的天线匹配测试。